# 16 位 I²C/SM 总线 I/O 扩展 IC

## 概述

ET64C16 是一个 16 位通用 I/O 端口扩展 IC，通过 I²C 总线/SM 总线接口为微控制器提供最多 16 个 I/O 端口扩展功能。

ET64C16 一共有 4 对 8 位寄存器，分别是：配置寄存器、输入寄存器、输出寄存器和极性反转寄存器。

上电时，所有的 I/O 端口被配置为输入状态。通过配置 I/O 的配置寄存器，系统可以决定每个 I/O 端口的输入输出状态。每个输入或输出数据都被保存在对应的输入或输出寄存器中。输入寄存器的极性可以通过配置极性反转寄存器进行翻转，以节省外部逻辑门。

当任意输入状态与其对应输入寄存器状态不同时，ET64C16 开漏中断（$\overline{INT}$）输出被激活，向主机表明输入状态已经变化。$\overline{INT}$ 可以连接到微控制器的中断输入。通过发送中断信号，通知微控制器端口上有数据进入，而不需要通过 I²C 总线。

ET64C16 的端口 P 输出提供 25mA 的灌电流，可以直接驱动 LED。

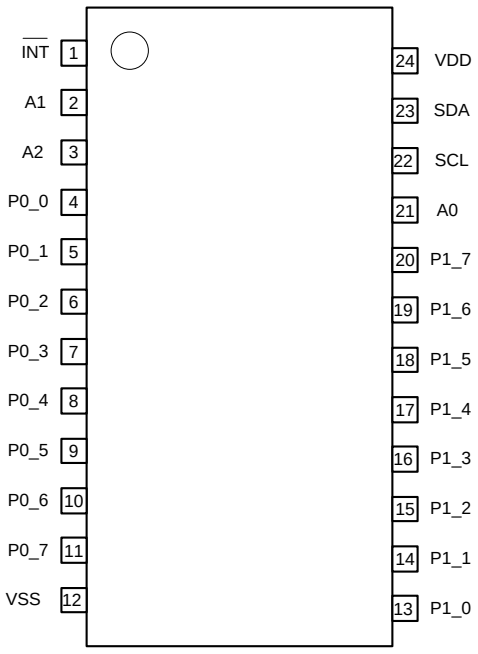
硬件引脚（A2、A1、A0）可以用于编程和改变 I²C 总线地址。

## 特性

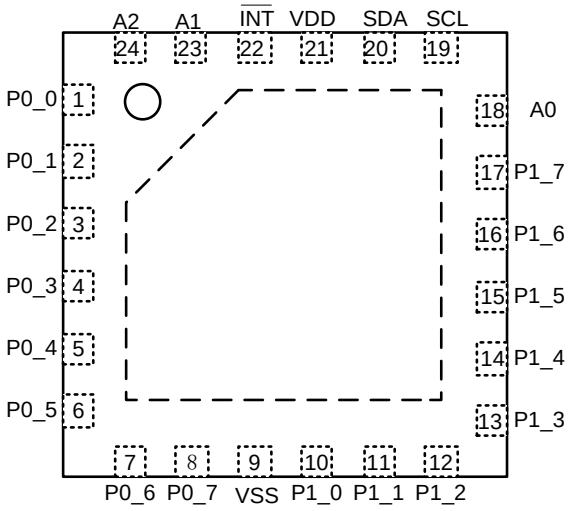
- I²C/SM 总线到并行 16 位总线扩展
- 工作电压范围：1.65 V to 5.5 V
- 极低的静态电流损耗：
  - 典型值 1.5uA（$V_{DD}$=5V）
  - 典型值 1.0uA（$V_{DD}$=3.3V）
- SCL/SDA 端口采用施密特触发器结构，支持缓慢的输入转换，并提升抗干扰能力：
  - 典型值 $V_{HYS}$ = 0.15V（1.8V 电源下）
  - 典型值 $V_{HYS}$ = 0.20V（2.5V 电源下）
  - 典型值 $V_{HYS}$ = 0.26V（3.3V 电源下）
  - 典型值 $V_{HYS}$ = 0.45V（5.0V 电源下）
- 中断开漏输出信号低电平有效（$\overline{INT}$）
- 400 kHz 快速模式（Fast-mode）I²C 总线
- 内部上电复位，上电后所有通道被配置为输入端口
- SCL/SDA 输入端口噪声滤波
- P 端口最大驱动能力 25mA，直接驱动 LED
- Latch-up 性能大于 100mA
- ESD 性能
  - HBM 模型高于 2000 V PASS
  - CDM 模型高于 1000 V PASS

- 封装形式:
  - ET64C16Y　QFN24 (4mm ×4mm×0.75 mm)
  - ET64C16V　TSSOP24 (4.4mm ×7.8mm)

## 管脚排列图




TSSOP24(ET64C16V)




QFN24(ET64C16Y)

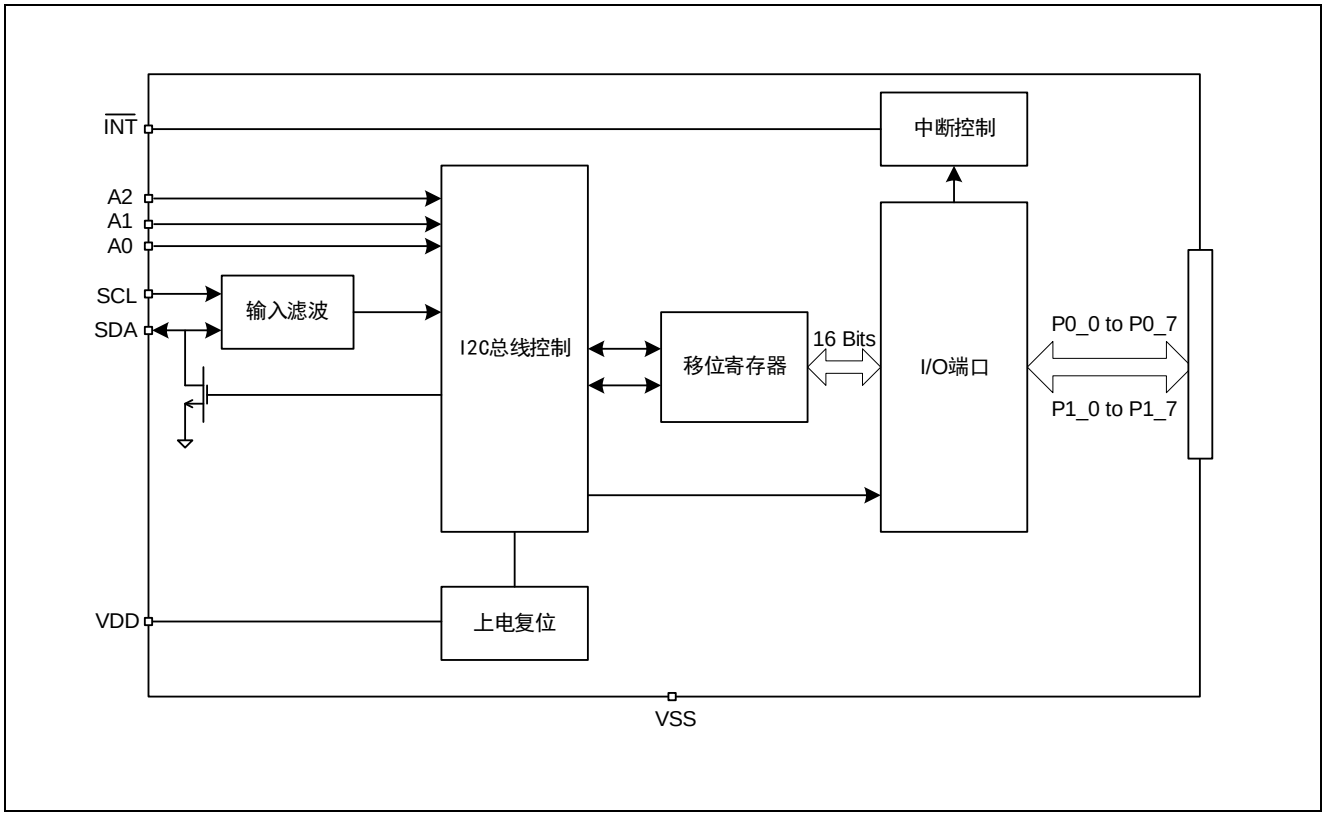
TOP VIEW

## 管脚定义

| 符号 | 管脚编号 | | 描述 |
|---|---|---|---|
| | TSSOP24 | QFN24 | |
| $\overline{INT}$ | 1 | 22 | 中断输出。通过一个上拉电阻连接到 VDD。 |
| A1 | 2 | 23 | ADDR1，地址输入，直接连接到 VDD 或 VSS。 |
| A2 | 3 | 24 | ADDR2，地址输入，直接连接到 VDD 或 VSS。 |
| P0_0 | 4 | 1 | 端口 0 输入/输出 0。 |
| P0_1 | 5 | 2 | 端口 0 输入/输出 1。 |
| P0_2 | 6 | 3 | 端口 0 输入/输出 2。 |
| P0_3 | 7 | 4 | 端口 0 输入/输出 3。 |
| P0_4 | 8 | 5 | 端口 0 输入/输出 4。 |
| P0_5 | 9 | 6 | 端口 0 输入/输出 5。 |
| P0_6 | 10 | 7 | 端口 0 输入/输出 6。 |
| P0_7 | 11 | 8 | 端口 0 输入/输出 7。 |
| VSS | 12 | 9 | 电源地。 |
| P1_0 | 13 | 10 | 端口 1 输入/输出 0。 |

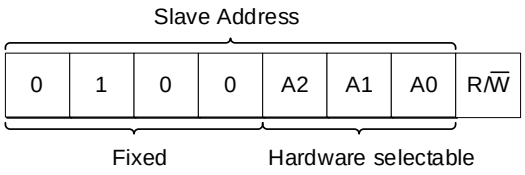
| | | | |
|---|---|---|---|
| P1_1 | 14 | 11 | 端口 1 输入/输出 1。 |
| P1_2 | 15 | 12 | 端口 1 输入/输出 2。 |
| P1_3 | 16 | 13 | 端口 1 输入/输出 3。 |
| P1_4 | 17 | 14 | 端口 1 输入/输出 4。 |
| P1_5 | 18 | 15 | 端口 1 输入/输出 5。 |
| P1_6 | 19 | 16 | 端口 1 输入/输出 6。 |
| P1_7 | 20 | 17 | 端口 1 输入/输出 7。 |
| A0 | 21 | 18 | ADDR0，地址输入。直接连接到 VDD 或 VSS。 |
| SCL | 22 | 19 | 串行时钟输入。通过上拉电阻连接到 VDD。 |
| SDA | 23 | 20 | 串行数据输入。通过上拉电阻连接到 VDD。 |
| VDD | 24 | 21 | 电源输入。 |

## 功能框图



## 功能描述

### 器件地址设定




A0（ADDR0）和 A1（ADDR1）A2（ADDR2）是硬件地址引脚，它可以保持为高（逻辑 1）或低（逻辑 0），以分配八个从地址。从地址的最后一位（R/W）定义要执行的操作（读或写）。高（逻辑 1）执行读操作，低（逻辑 0）执行写操作。

### 接口字节定义

| 字节 | 位 | | | | | | | |
|---|---|---|---|---|---|---|---|---|
| | 7(MSB) | 6 | 5 | 4 | 3 | 2 | 1 | 0(LSB) |
| $I^2C$ 总线地址 | L | H | L | L | A2 | A1 | A0 | R/W |
| I/O 数据总线 | P0.7 | P0.6 | P0.5 | P0.4 | P0.3 | P0.2 | P0.1 | P0.0 |
| | P1.7 | P1.6 | P1.5 | P1.4 | P1.3 | P1.2 | P1.1 | P1.0 |

### 寄存器地址和命令字节

在设备地址字节成功响应后，总线控制器发送一个命令字节，该命令字节存储在地址寄存器中，该数据字节的低 3 位指定执行操作的内部寄存器，该寄存器只能写。

命令字节对应指定执行操作的内部寄存器。当发送一个新的命令字节，读指令将继续访问上次寻址的寄存器，直到新的命令字节被写入为止。

| 地址寄存器 | 命令字节 | 内部寄存器 | 协议 | 默认值 |
|---|---|---|---|---|
| 0000 0000 | 00h | 输入寄存器 0 | 只读 | xxxx xxxx |
| 0000 0001 | 01h | 输入寄存器 1 | 只读 | xxxx xxxx |
| 0000 0010 | 02h | 输出寄存器 0 | 读写 | 1111 1111 |
| 0000 0011 | 03h | 输出寄存器 1 | 读写 | 1111 1111 |
| 0000 0100 | 04h | 极性反转寄存器 0 | 读写 | 0000 0000 |
| 0000 0101 | 05h | 极性反转寄存器 1 | 读写 | 0000 0000 |
| 0000 0110 | 06h | 配置寄存器 0 | 读写 | 1111 1111 |
| 0000 0111 | 07h | 配置寄存器 1 | 读写 | 1111 1111 |

**内部寄存器说明**

| 地址 | 位 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---|---|---|---|---|---|---|---|---|---|
| 00h | 符号 | I0.7 | I0.6 | I0.5 | I0.4 | I0.3 | I0.2 | I0.1 | I0.0 |
| | 默认 | X | X | X | X | X | X | X | X |
| 01h | 符号 | I1.7 | I1.6 | I1.5 | I1.4 | I1.3 | I1.2 | I1.1 | I1.0 |
| | 默认 | X | X | X | X | X | X | X | X |
| 02h | 符号 | O0.7 | O0.6 | O0.5 | O0.4 | O0.3 | O0.2 | O0.1 | O0.0 |
| | 默认 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 03h | 符号 | O1.7 | O1.6 | O1.5 | O1.4 | O1.3 | O1.2 | O1.1 | O1.0 |
| | 默认 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 04h | 符号 | N0.7 | N0.6 | N0.5 | N0.4 | N0.3 | N0.2 | N0.1 | N0.0 |
| | 默认 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 05h | 符号 | N1.7 | N1.6 | N1.5 | N1.4 | N1.3 | N1.2 | N1.1 | N1.0 |
| | 默认 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 06h | 符号 | C0.7 | C0.6 | C0.5 | C0.4 | C0.3 | C0.2 | C0.1 | C0.0 |
| | 默认 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 07h | 符号 | C1.7 | C1.6 | C1.5 | C1.4 | C1.3 | C1.2 | C1.1 | C1.0 |
| | 默认 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

**输入寄存器（00h、01h）**

输入寄存器（寄存器 0 和寄存器 1）反映引脚的输入逻辑电平，无论该引脚是由配置寄存器定义为输入还是输出。输入寄存器只读，写入这些寄存器没有效果。默认值“X”由外部逻辑电平决定。

**输出寄存器（02h、03h）**

输出寄存器（寄存器 2 和寄存器 3）显示配置寄存器定义为输出的引脚的输出逻辑电平。这些寄存器中的值对定义为输入的引脚没有影响。从这些寄存器读取的值反映了写入这些寄存器的值，而不是实际的引脚值。

**极性反转寄存器（04h、05h）**

极性反转寄存器（寄存器 4 和寄存器 5）允许配置寄存器定义为输入的引脚的极性反转。如果这些寄存器中的某一位被置为“1”，则对应的端口引脚的极性在输入寄存器中反转。如果这些寄存器中的某一位被置为“0”，则对应的端口引脚的极性保持不变。

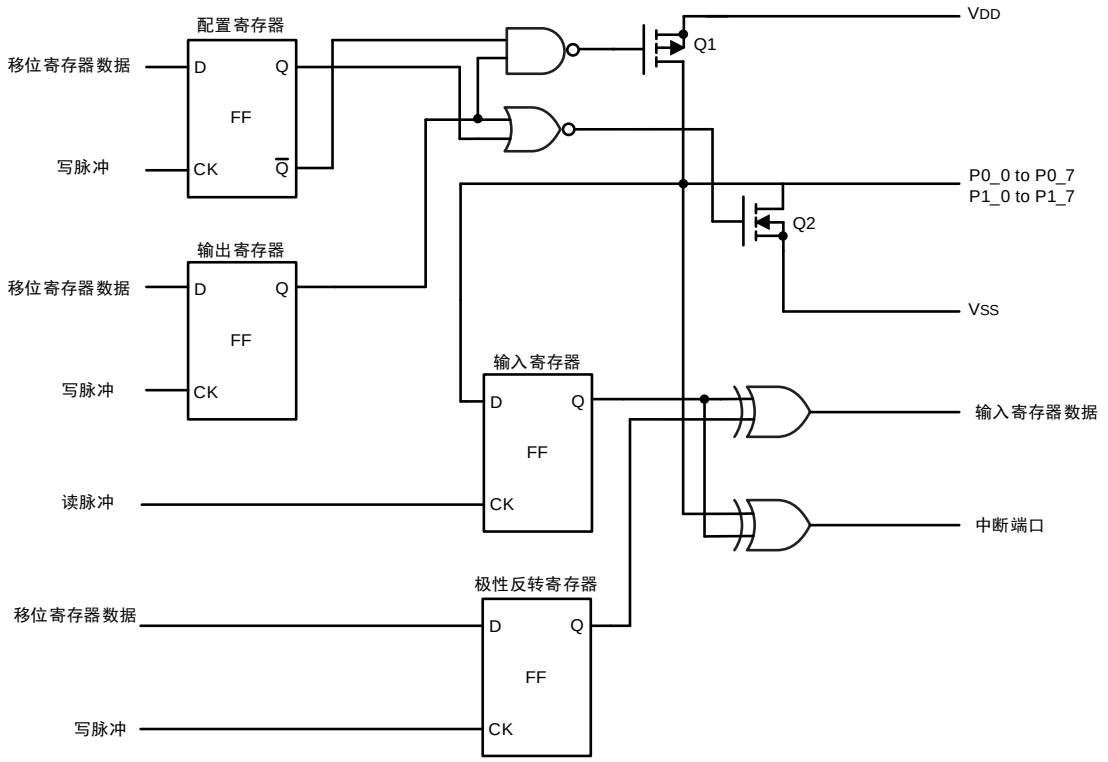
**配置寄存器（06h、07h）**

配置寄存器（寄存器 6 和寄存器 7）配置 I/O 引脚的方向。如果这些寄存器中的某一位被置为“1”，则对应的端口引脚作为高阻抗输入端口。如果这些寄存器中的某一位被置为“0”，则对应的端口引脚作为输出端口。

注：P 端口悬空时，请将其配置成输出状态。

**I/O 端口**

当一个 I/O 配置为输入端口时，MOS 管 Q1 和 Q2 关闭，作为一个高阻抗输入端口。当一个 I/O 配置为输出端口时，MOS 管 Q1 或 Q2 开启，由输出寄存器的状态决定。在这种情况下，I/O 引脚和 VDD 或 VSS 之间存在低阻抗路径。




逻辑功能示意图

### 上电复位

当电源（从 0V）加到 VDD 上，上升到 $V_{POR}$ 之前，内部上电复位电路将芯片保持在复位状态。当电源高于 $V_{POR}$，复位状态被释放，ET64C16 的寄存器和 $I^2C$ 总线/SM 总线的状态机初始化为默认状态。在那之后，VDD 必须降至 $V_{POR}$ 以下，并恢复到工作电压，则进行一次新的复位。

### 中断输出（$\overline{INT}$）

中断由处于输入模式中的 GPIO 端口输入的任何上升或下降沿产生。在时间 tvINT 后，$\overline{INT}$ 信号有效。当端口上的数据更改为原始值或读取了端口对应的输入寄存器数据后，中断被重置。在读模式下，在 SCL 上升沿后的应答（ACK）或无应答（NACK）位，$\overline{INT}$ 输出重置。由于在此脉冲期间重置中断，在 ACK 或 NACK 时钟脉冲期间发生的中断可能会丢失（或非常短）。重置后，I/O 端口的任何变化都会被检测，并产生 $\overline{INT}$ 中断。

配置为输出的引脚不会产生中断。如果引脚的状态与输入寄存器的内容不匹配，则将 I/O 从输出更改为输入可能会导致错误中断。

$\overline{INT}$ 为开漏输出结构，根据应用情况通过上拉电阻连接到 VDD。需要将 $\overline{INT}$ 连接到需要中断信息的设备的电压源。此外，通过配置输入锁存寄存器，可以变更中断重置的条件。

### 总线协议

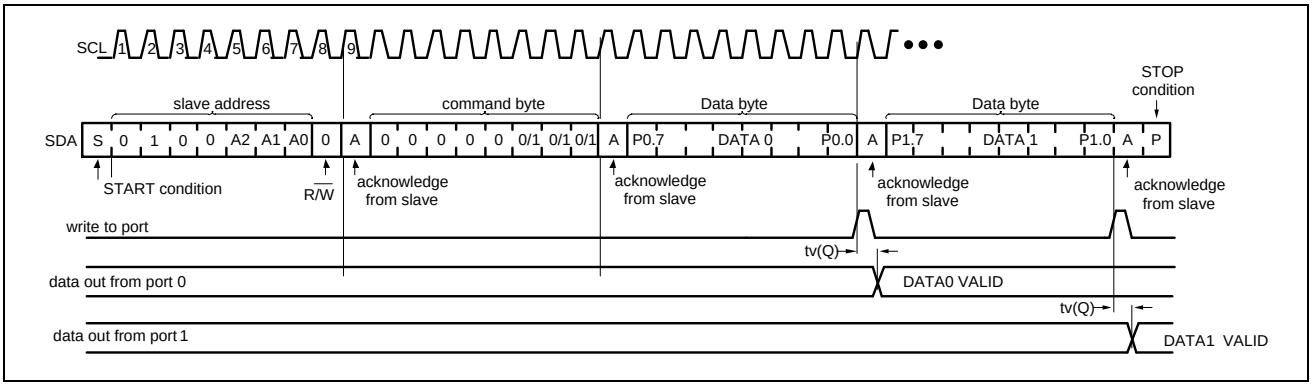
ET64C16 是一个 $I^2C$ 总线从设备。通过 $I^2C$ 总线的读写指令，在主从设备之间进行数据交换。这两条通信线路分别是：串行数据线（SDA）和串行时钟线（SCL）。当连接到设备的输出级时，两条线路都必须通过上拉电阻连接到电源。只有在总线空闲时才可以启动数据传输。

### 写命令

通过发送设备地址，并将最低有效位（LSB）置为逻辑 0，将数据传输到 ET64C16。命令字节在设备地址之后发送，以确定哪个寄存器接收命令字节之后的数据。

ET64C16 中的 8 组寄存器被配置为 4 对寄存器分别是：输入寄存器、输出寄存器、极性反转寄存器和配置寄存器。将一个数据字节发送到一个寄存器后，下一个数据字节将被发送到这对寄存器中的另一个寄存器。

在一次写传输过程中，发送的数据字节数没有限制。通过这种方式，主机可以独立于其他寄存器持续更新该寄存器对。

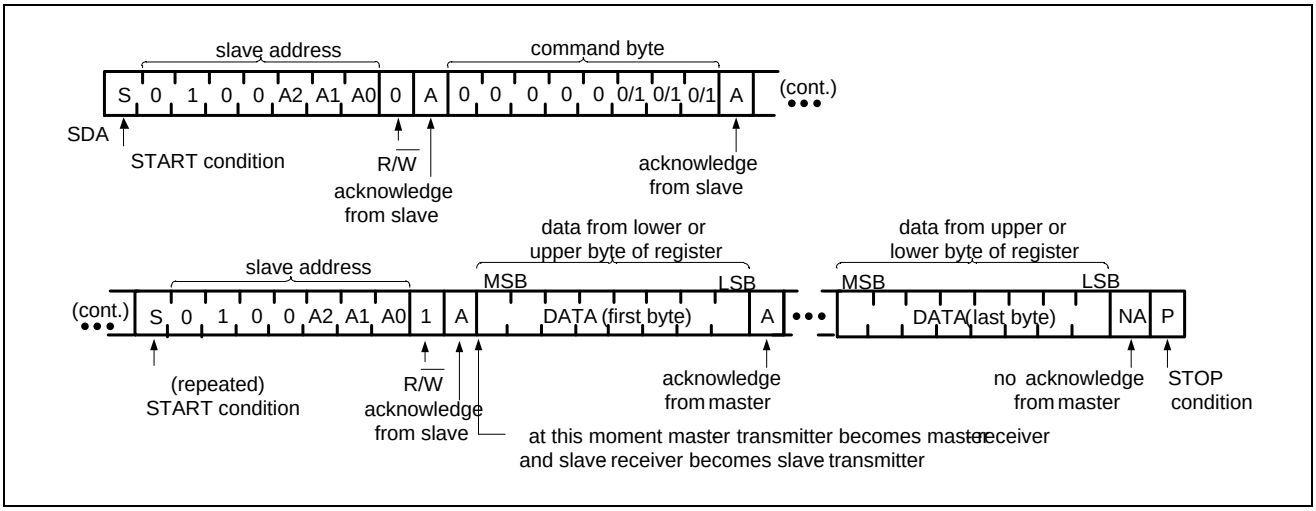



### 读命令

通过发送设备地址，并将最低有效位（LSB）置为逻辑 1，可以从 ET64C16 读取数据。命令字节在设备地址之后发送，以确定要读取哪个寄存器的数据。

命令字节定义的寄存器中的数据由 ET64C16 发送。在读取第一个字节之后，可能会读取其他字节，但读取的一定是该对寄存器中另一个寄存器中的信息。

在一次读传输过程中，读取的数据字节数没有限制，但是在接收到最后一个字节数据后，主控总线必须无应答。



## 极限参数

超过极限参数表中列出的数值可能会损坏 IC。如果超过这些限制中的任何一个，可能会发生损坏并影响可靠性。

| 符号 | 参数 | 条件 | Min | Max | 单位 |
|---|---|---|---|---|---|
| $V_{DD}$ | Supply Voltage Port P | | -0.5 | +6.0 | V |
| $V_I$ | Input Voltage | | -0.5 | +6.0 | V |
| $V_O$ | Output Voltage | | -0.5 | +6.0 | V |
| $I_{IK}$ | Input Clamping Current | A0,A1, A2,SCL; $V_I$ < 0V | - | -20 | mA |
| $I_{OK}$ | Output Clamping Current | $\overline{INT}$ ; $V_O$ < 0V | - | -20 | mA |
| $I_{IOK}$ | Input/output Clamping Current | P port; $V_O$ < 0V or $V_O$ > $V_{DD}$ | - | ±20 | mA |
| | | SDA; $V_O$ < 0V or $V_O$ > $V_{DD}$ | - | ±20 | mA |
| $I_{OL}$ | LOW-level Output Current | P port; $V_O$ = 0V to $V_{DD}$ | - | 50 | mA |
| | | SDA, $\overline{INT}$ ; $V_O$ = 0V to $V_{DD}$ | - | 25 | mA |
| $I_{OH}$ | HIGH-level,Output Current | P port; VO = 0V to $V_{DDP}$ | - | 25 | mA |
| $I_{DD}$ | Supply current | through VSS | - | 200 | mA |
| $T_{STG}$ | Storage Temperature | | -65 | +150 | °C |
| $T_{JMAX}$ | Max Junction Temperature | | - | +150 | °C |
| $R_{\theta JA}$ | Transient thermal impedance from junction to ambient | QFN24 | | 66 | ˚C/W |
| | | TSSOP24 | | 88 | |

## 推荐工作条件

| 符号 | 参数 | 条件 | Min | Max | 单位 |
|---|---|---|---|---|---|
| $V_{DD}$ | Supply Voltage | | 1.65 | 5.5 | V |
| $V_{IH}$ | HIGH-level Input Voltage | SCL, SDA | 0.7*$V_{DD}$ | 5.5 | V |
| | | A0,A1,A2, P1.7 to P0.0 | 0.7*$V_{DD}$ | 5.5 | V |
| $V_{IL}$ | LOW-level Input Voltage | SCL, SDA | -0.5 | 0.3*$V_{DD}$ | V |
| | | A0,A1,A2, P1.7 to P0.0 | -0.5 | 0.3*$V_{DD}$ | V |
| $I_{OH}$ | HIGH-level Output Current | P1.7 to P0.0 | - | 10 | mA |
| $I_{OL}$ | LOW-level Output Current | P1.7 to P0.0 | - | 23 | mA |
| $T_A$ | Ambient Temperature | Operating in free air | -40 | +85 | °C |

## 电参数

### 直流电参数

$T_A$ = -40°C~85°C；$V_{DD}$ = 1.65V to 5.5V；除非特别指定。

| Symbol | Parameter | Conditions | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|
| $V_{IK}$ | Input clamping voltage | $I_I$ = -18mA | -1.2 | - | - | V |
| $V_{POR}$ | Power-on reset voltage | $V_I$ = $V_{DD}$ or $V_{SS}$; $I_O$ = 0mA | - | - | 1.5 | V |
| $V_{OH}$ | HIGH-level output voltage | P port | | | | |
| | | $I_{OH}$ = -8mA; $V_{DD}$ = 1.65V | 1.2 | - | - | V |
| | | $I_{OH}$ = -10mA; $V_{DD}$ = 1.65V | 1.1 | - | - | V |
| | | $I_{OH}$ = -8mA; $V_{DD}$ = 2.3V | 1.8 | - | - | V |
| | | $I_{OH}$ = -10mA; $V_{DD}$ = 2.3V | 1.7 | - | - | V |
| | | $I_{OH}$ = -8mA; $V_{DD}$ = 3.0V | 2.6 | - | - | V |
| | | $I_{OH}$ = -10mA; $V_{DD}$ = 3.0V | 2.5 | - | - | V |
| | | $I_{OH}$ = -8mA; $V_{DD}$ = 4.5V | 4.1 | - | - | V |
| | | $I_{OH}$ = -10mA; $V_{DD}$ = 4.5V | 4.0 | - | - | V |
| $V_{OL}$ | LOW-level output voltage | P port; $I_{OL}$ = 8 mA | | | | |
| | | $V_{DD}$ = 1.65V | - | - | 0.45 | V |
| | | $V_{DD}$ = 2.3V | - | - | 0.25 | V |
| | | $V_{DD}$ = 3.0V | - | - | 0.25 | V |
| | | $V_{DD}$ = 4.5V | - | - | 0.2 | V |
| $I_{OL}$ | LOW-level output current | $V_{OL}$ = 0.4V; $V_{DD}$ = 1.65V to 5.5V | | | | |
| | | SDA | 3 | - | - | mA |
| | | $\overline{INT}$ | 3 | 15 | - | mA |
| | | P port | | | | |
| | | $V_{OL}$ = 0.5V; $V_{DD}$ = 1.65V | 8 | 10 | - | mA |
| | | $V_{OL}$ = 0.7V; $V_{DD}$ = 1.65V | 10 | 13 | - | mA |
| | | $V_{OL}$ = 0.5V; $V_{DD}$ = 2.3V | 8 | 10 | - | mA |
| | | $V_{OL}$ = 0.7V; $V_{DD}$ = 2.3V | 10 | 13 | - | mA |
| | | $V_{OL}$ = 0.5V; $V_{DD}$ = 3.0V | 8 | 14 | - | mA |
| | | $V_{OL}$ = 0.7V; $V_{DD}$ = 3.0V | 10 | 19 | - | mA |
| | | $V_{OL}$ = 0.5V; $V_{DD}$ = 4.5V | 8 | 17 | - | mA |
| | | $V_{OL}$ = 0.7V; $V_{DD}$ = 4.5V | 10 | 24 | - | mA |
| $I_I$ | Input current | $V_{DD}$ = 1.65V to 5.5V | | | | |
| | | SCL, SDA,; $V_I$ = $V_{DD}$ or $V_{SS}$ | - | - | ±1 | uA |
| | | ADDR(1); $V_I$ = $V_{DD}$ or $V_{SS}$ | - | - | ±1 | uA |
| $I_{IH}$ | HIGH-level input current | P port; $V_I$ = $V_{DD}$; $V_{DD}$ = 1.65V to 5.5V | - | - | 1 | uA |
| $I_{IL}$ | LOW-level input current | P port; $V_I$ = $V_{SS}$; $V_{DD}$ = 1.65V to 5.5V | - | - | 1 | uA |

| Symbol | Parameter | Conditions | Min | Typ | Max | Unit |
|---|---|---|---|---|---|---|
| $I_{DD}$ | Supply current | $I_{DD}$; SDA, P port, ADDR; $V_I$ on SDA = $V_{DD}$ or $V_{SS}$; $V_I$ on P port and ADDR[(1)] = $V_{DD}$; $I_O$ = 0mA; I/O = inputs; $F_{SCL}$ = 400kHz | | | | |
| | | $V_{DD}$ = 3.6V to 5.5V | - | 10 | 25 | uA |
| | | $V_{DD}$ = 2.3V to 3.6V | - | 6.5 | 15 | uA |
| | | $V_{DD}$ = 1.65V to 2.3V | - | 4 | 9 | uA |
| | | $I_{DD}$; SCL, SDA, P port, ADDR[(1)]; $V_I$ on SCL, SDA =$V_{DD}$ or $V_{SS}$; $V_I$ on P port and ADDR[(1)]= $V_{DD}$; $I_O$ = 0mA; I/O = inputs; $F_{SCL}$ = 0kHz | | | | |
| | | $V_{DD}$ = 3.6V to 5.5V | - | 1.5 | 7 | uA |
| | | $V_{DD}$ = 2.3V to 3.6V | - | 1 | 3.2 | uA |
| | | $V_{DD}$ = 1.65V to 2.3V | - | 0.5 | 1.7 | uA |
| | | Active mode;$I_{DD}$; P port, ADDR[(1)]; $V_I$ on P port and A1,A0 = $V_{DD}$; $I_O$ = 0mA; I/O = inputs; $F_{SCL}$ = 400kHz, continuous register read | | | | |
| | | $V_{DD}$ = 3.6V to 5.5V | - | 60 | 125 | uA |
| | | $V_{DD}$ = 2.3V to 3.6V | - | 40 | 75 | uA |
| | | $V_{DD}$ = 1.65V to 2.3V | - | 20 | 45 | uA |
| $\Delta I_{DD}$ | Additional quiescent supply current | SCL, SDA; one input at $V_{DD}$ - 0.6V, other inputs at $V_{DD}$ or $V_{SS}$; $V_{DDP}$= 1.65V to 5.5V | - | - | 25 | uA |
| | | P port, ADDR; one input at $V_{DD}$ - 0.6V, other inputs at $V_{DD}$ or $V_{SS}$; $V_{DD}$ = 1.65V to 5.5V | - | - | 80 | uA |
| $C_I$ | Input capacitance | $V_I$ = $V_{DD}$ or $V_{SS}$ ; $V_{DDP}$ = 1.65V to 5.5V | - | 4.2 | 7 | pF |
| $C_{IO}$ | Input/output capacitance | $V_{IO}$ = $V_{DD}$ or $V_{SS}$ ; $V_{DDP}$ = 1.65V to 5.5V | - | 4.5 | 8 | pF |
| | | $V_{IO}$ = $V_{DD}$ or $V_{SS}$ ; $V_{DD}$ = 1.65V to 5.5V | - | 4.5 | 8.5 | pF |

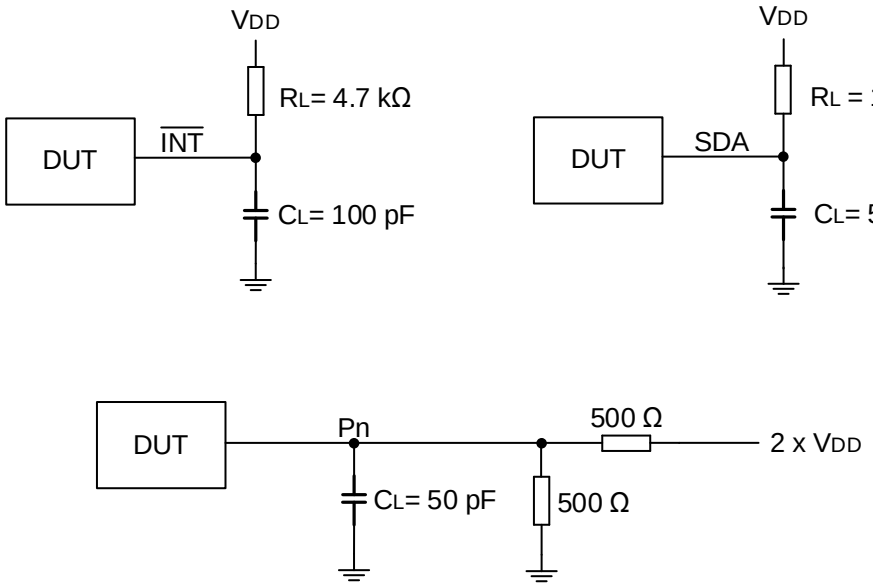
***Note1***: ADDR port : A2,A1,A0

**交流电参数**

$T_A$ = -40°C~85°C；$V_{DD}$ = 1.65V to 5.5V；除非特别指定。

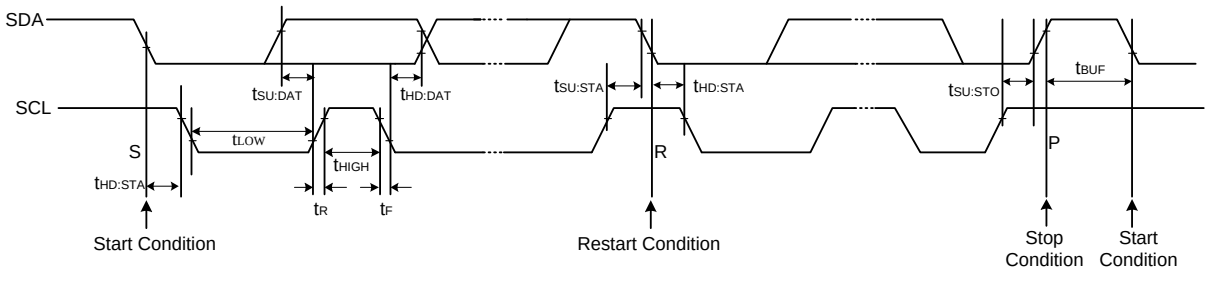
| Symbol | Parameter | Conditions | Standard-mode I²C-bus | | Fast-mode I²C-bus | | Unit |
|---|---|---|---|---|---|---|---|
| | | | Min | Max | Min | Max | |
| $f_{SCL}$ | SCL clock frequency | | 0 | 100 | 0 | 400 | kHz |
| $t_{HIGH}$ | HIGH period of the SCL clock | | 4 | - | 0.6 | - | us |
| $t_{LOW}$ | LOW period of the SCL clock | | 4.7 | - | 1.3 | - | us |
| $t_{SP}$ | Pulse width of spikes that must be suppressed by the input filter | | 0 | 50 | 0 | 50 | ns |
| $t_{SU;DAT}$ | Data set-up time | | 250 | - | 100 | - | ns |
| $t_{HD;DAT}$ | Data hold time | | 0 | - | 0 | - | ns |
| $t_r$ | Rise time of both SDA and SCL signals | | - | 1000 | - | 300 | ns |
| $t_f$ | Fall time of both SDA and SCL signals | | | 300 | - | 300 | ns |
| $t_{BUF}$ | Bus free time between a STOP and START condition | | 4.7 | - | 1.3 | - | us |
| $t_{SU;STA}$ | Set-up time for a repeated START condition | | 4.7 | - | 0.6 | - | us |
| $t_{HD;STA}$ | Hold time (repeated) START condition | | 4 | - | 0.6 | - | us |
| $t_{SU;STO}$ | Set-up time for STOP condition | | 4 | - | 0.6 | - | us |
| $t_{VD;DAT}$ | Data valid time | SCL LOW to SDA output valid | - | 3.45 | - | 0.9 | us |
| $t_{VD;ACK}$ | Data valid acknowledge time | ACK signal from SCL LOW to SDA (out) LOW | - | 3.45 | - | 0.9 | us |
| $t_{wrst}$ | Reset pulse width | | 30 | - | 30 | - | ns |
| $t_{recrst}$ | Reset recovery time | | 200 | - | 200 | - | ns |
| $t_{rst}$ | Reset time | | 600 | - | 600 | - | ns |
| $t_{vINT}$ | Valid time on pin $\overline{INT}$ | from P port to $\overline{INT}$ | - | 1 | - | 1 | us |
| $t_{rstINT}$ | Reset time on pin $\overline{INT}$ | from SCL to $\overline{INT}$ | - | 1 | - | 1 | us |
| $t_{vQ}$ | Data output valid time | from SCL to P port | - | 400 | - | 400 | ns |
| $t_{suD}$ | Data input set-up time | from P port to SCL | 0 | - | 0 | - | ns |
| $t_{hD}$ | Data input hold time | from P port to SCL | 300 | - | 300 | - | ns |

**测试负载配置**

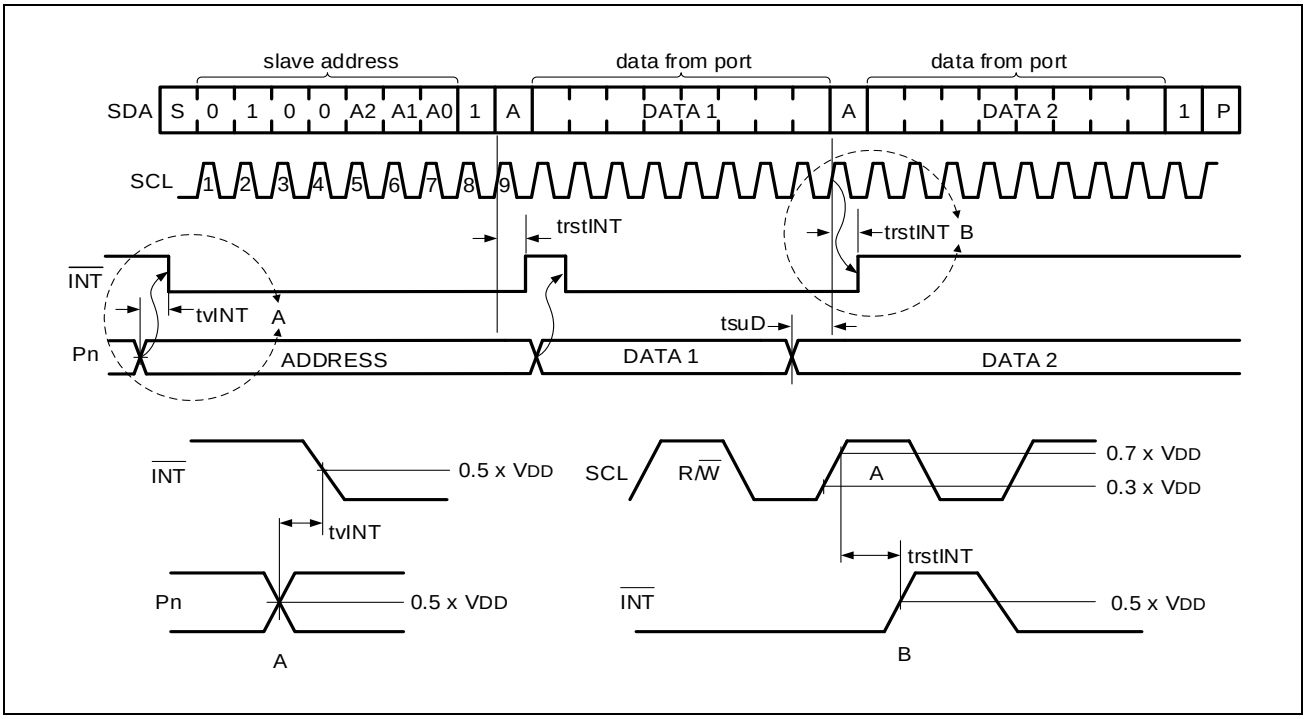



备注：$C_L$ 包括探针和夹具电容。

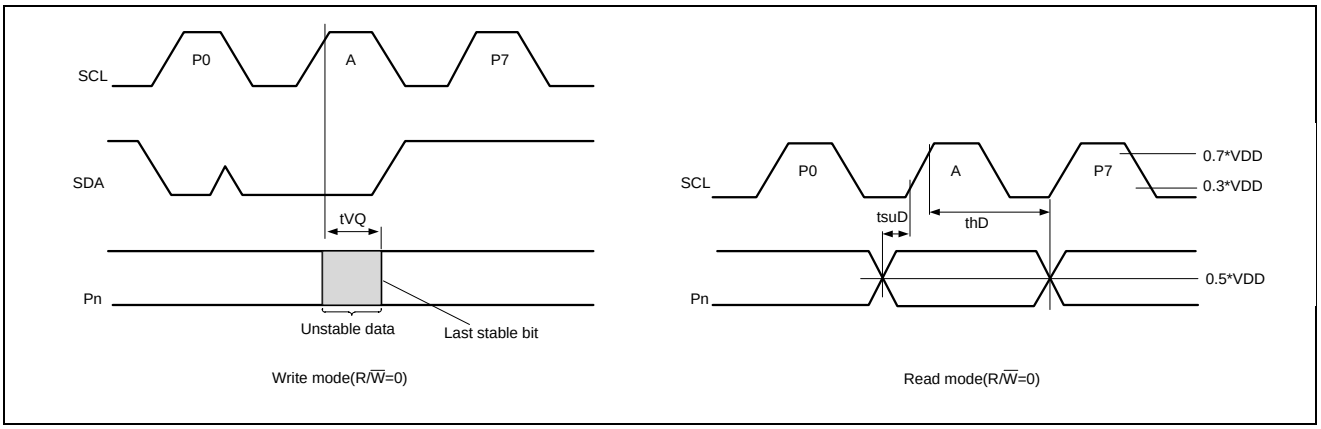
中断、SDA、端口 P 负载配置




SDA 波形

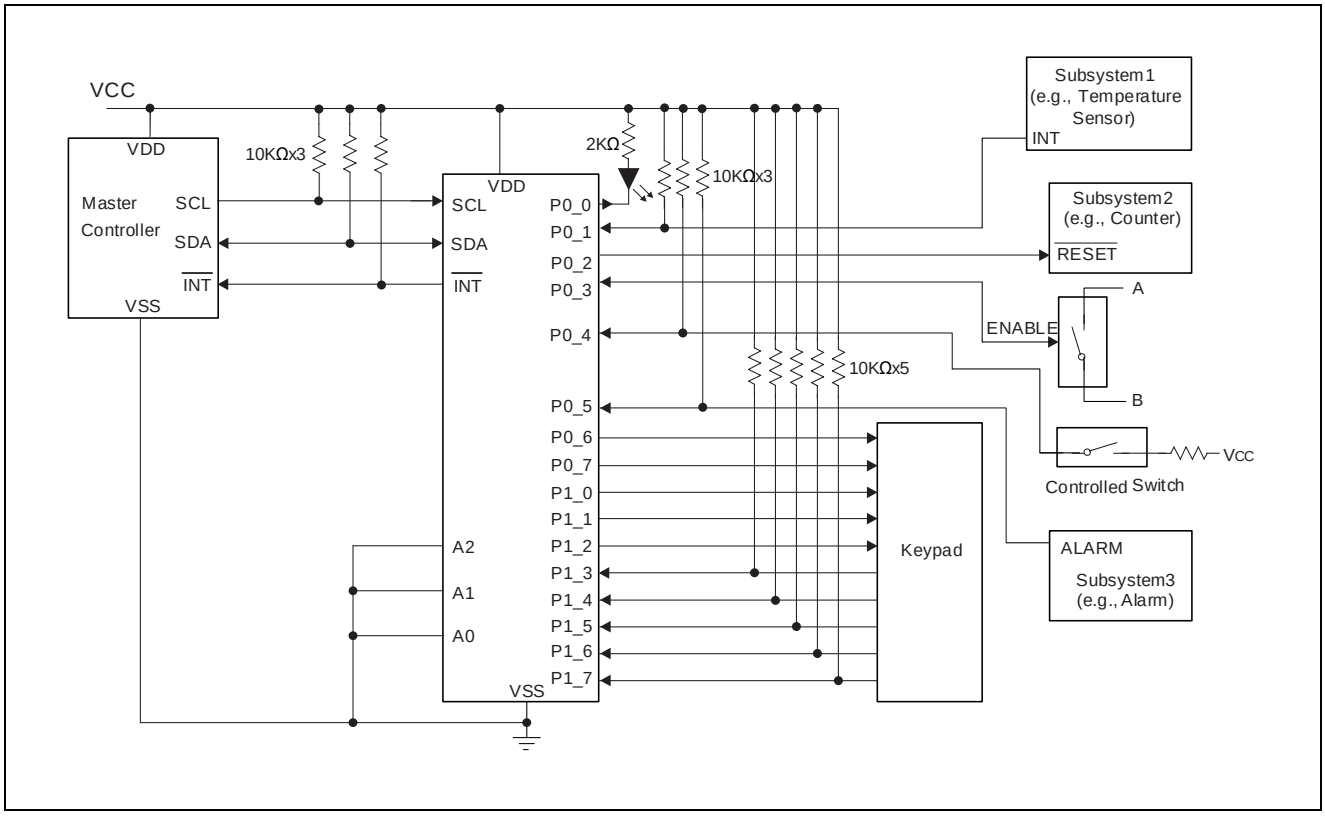



中断、SDA、端口 P 波形




SDA 读写模式波形

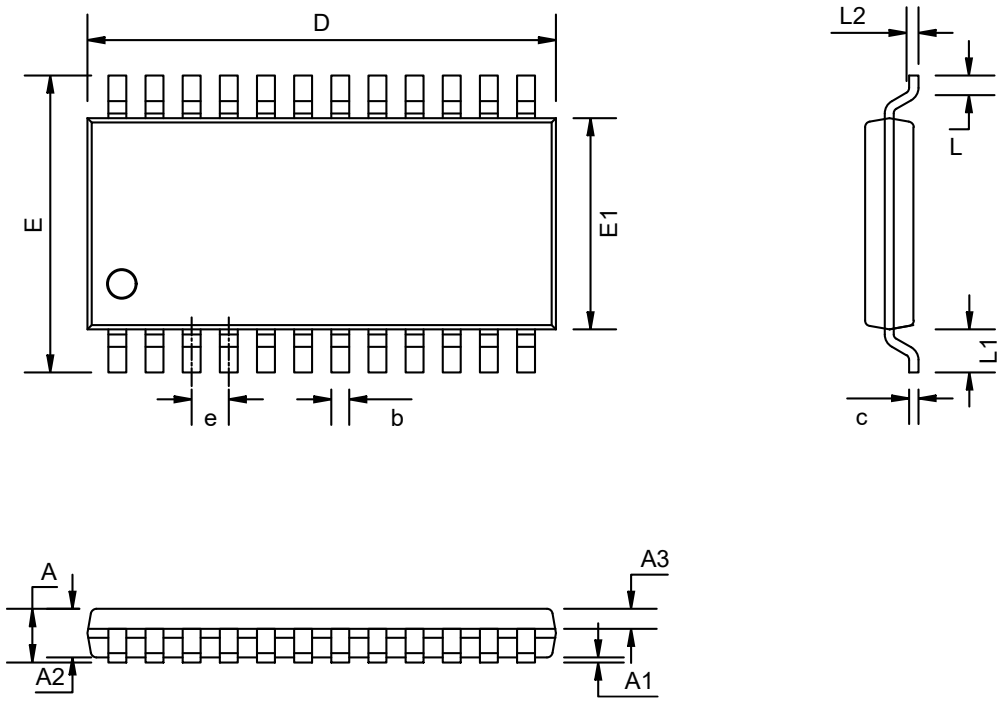
## 参考应用图




**注：**此应用图仅供参考，P 端口如果悬空，请配置成输出状态。

## 封装尺寸

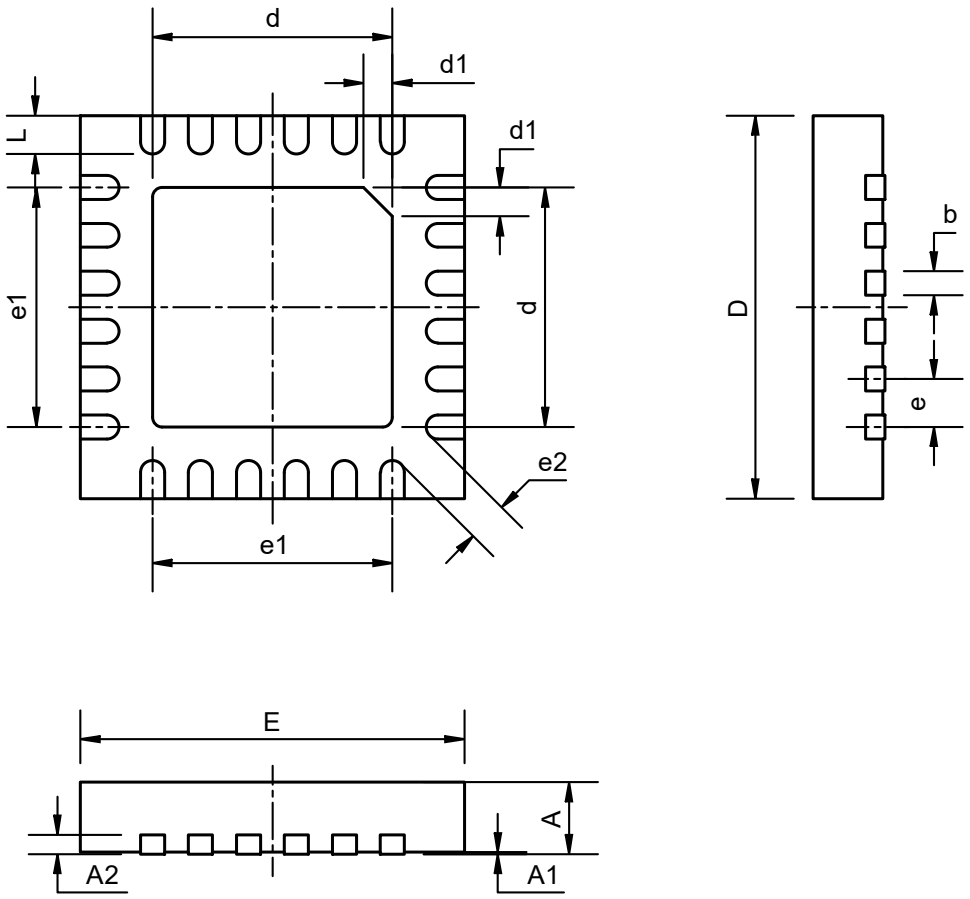
TSSOP24




COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

| Symbol | Min | Nom | Max |
|---|---|---|---|
| A | - | - | 1.20 |
| A1 | 0.05 | - | 0.15 |
| A2 | 0.80 | 0.90 | 1.00 |
| A3 | 0.34 | 0.39 | 0.44 |
| b | 0.20 | - | 0.29 |
| c | 0.10 | - | 0.19 |
| D | 7.70 | 7.80 | 7.90 |
| E | 6.20 | 6.40 | 6.60 |
| E1 | 4.30 | 4.40 | 4.50 |
| e | 0.65BSC | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 1.00BSC | | |
| L2 | 0.25BSC | | |

QFN24




COMMON DIMENSIONS

(UNITS OF MEASURE=MILLIMETER)

| Symbol | Min | Nom | Max |
|---|---|---|---|
| A | 0.70 | 0.75 | 0.80 |
| A1 | 0.00 | 0.02 | 0.05 |
| A2 | 0.18 | 0.20 | 0.25 |
| b | 0.18 | 0.25 | 0.30 |
| D | 3.90 | 4.00 | 4.10 |
| d | 2.40 | 2.60 | 2.80 |
| d1 | 0.30 | 0.35 | 0.40 |
| E | 3.90 | 4.00 | 4.10 |
| e | | 0.50 | |
| e1 | 2.40 | 2.60 | 2.80 |
| e2 | 0.40 | 0.45 | 0.50 |
| L | 0.35 | 0.40 | 0.45 |

## 历史版本更新信息

| Version | Date | Revision Item | Modifier | Function & Spec Checking | Package & Tape Checking |
|---|---|---|---|---|---|
| 1.0 | 2022-4-19 | 初版 | Shilj | Shilj | Liujy |
| 1.1 | 2023-1-22 | Update Typeset | Shib | Geh | Liujy |
| 1.2 | 2024-1-22 | 修正笔误、图片 | Shib | Geh | Liujy |
| 1.3 | 2025-12-31 | 更新图片 | Tianqh | Geh | Liujy |