具有可调 OVLO 和输入电压检测功能的

高压、大电流过压保护开关

概述

当检测到错误的输入操作条件时，ET9640 可以断开系统与其输出引脚（OUT）的连接。该系统具有高达 28V 的正过压保护。内部过电压阈值（OVLO）为 13.75V，也可以通过外部电阻调节。ET9640 具有内部热关断保护和输入电压检测功能。

ET9640 采用先进的 DFN10 3mm×3mm 封装。

功能特点

- 7A连续电流能力
- 2.5V至28V 的宽工作输入电压（V_{IN}）范围
- 典型R_{ON}：8mΩ N沟道MOSFET
- 内部过电锁定阈值：13.75V
- 过压保护响应时间: 80ns (典型值)
- 启动去抖动时间: 20ms (典型值)
- 内部热关断保护
- V_{IN} 浪涌抗扰度：±100V Pass
- ESD 保护

  -- HBM，所有引脚：±2KV Pass

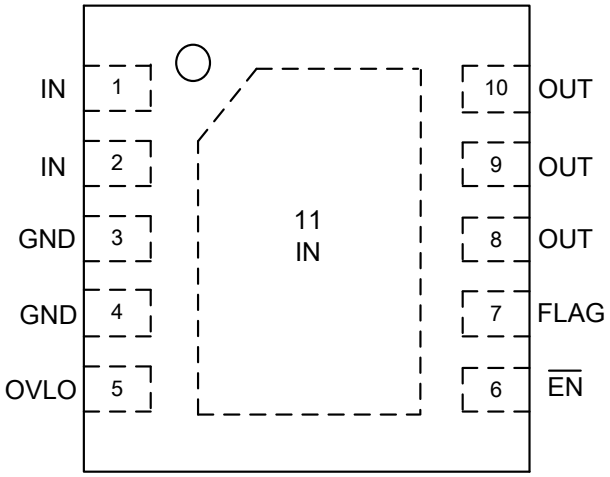
  -- CDM，所有引脚：±1KV Pass
- 封装形式：

产品名称	封装尺寸	MSL
ET9640	DFN10 3mm×3mm	Level 1

应用

- 智能手机、平板电脑
- HDD、存储和固态存储设备
- 便携式媒体设备、笔记本电脑和MID
- 单反数码相机
- GPS和导航设备
- 工业手持设备和企业设备

管脚排列图

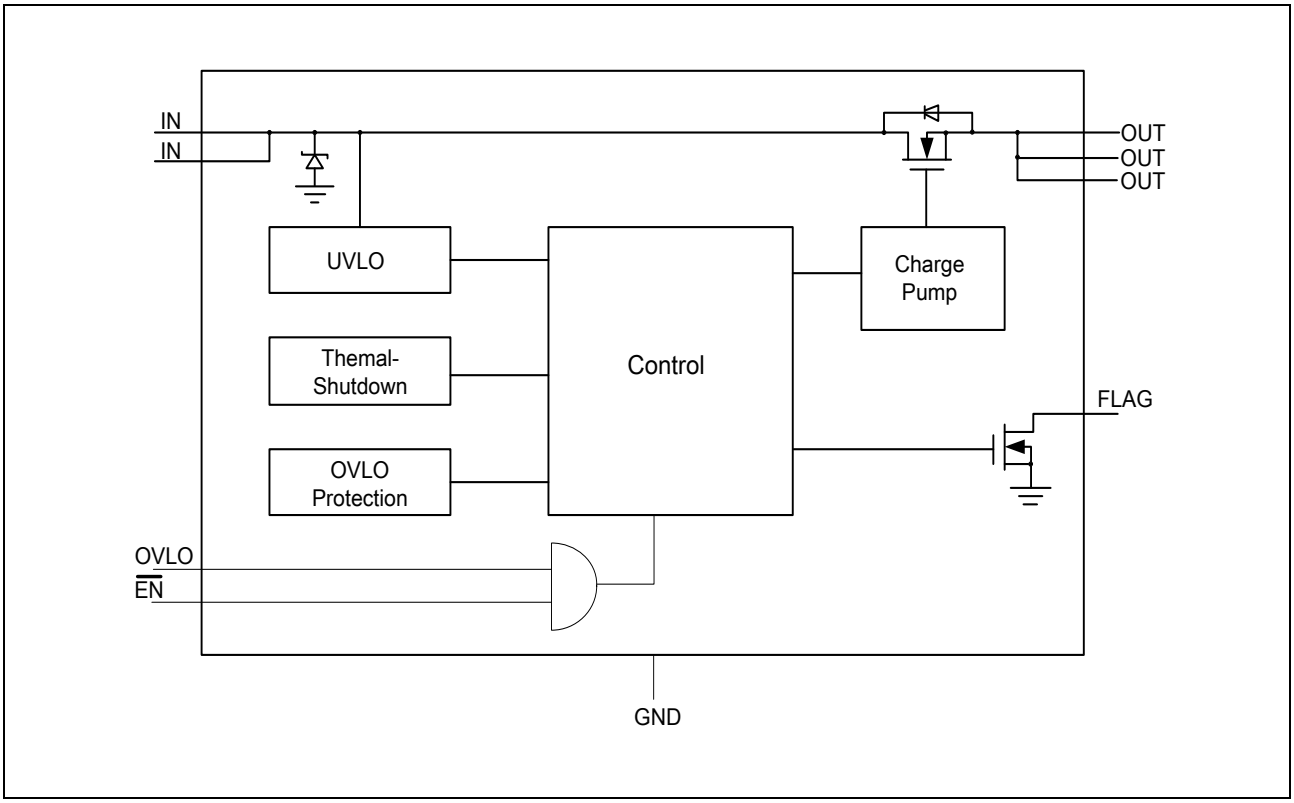


顶部视图

管脚说明

管脚	名称	功能描述		
1、2、11	IN	输入电压引脚。为确保正常工作，将所有 IN 脚连接在一起。		
3、4	GND	接地引脚。为确保正常工作，将所有 GND 脚连接在一起。		
5	OVLO	外部 OVLO 调节引脚。使用内部过压阈值时，将 OVLO 连接至 GND。若需设置不同的 OVLO 阈值，请在 OVLO 上接入电阻分压器；此外部电阻分压器与内部阈值完全独立。		
6	$\overline{EN}$	启用使能引脚。低电平有效。		
7	FLAG	电源状态指示脚	1	$V_{IN}<V_{UVLO}$ or $V_{IN}>V_{OVLO}$
			0	$V_{IN}>V_{UVLO}$ or $V_{IN}<V_{OVLO}$
8、9、10	OUT	输出电压引脚，内部开关的输出。为确保正常工作，将所有 OUT 脚连接在一起。		

功能框图



功能描述

ET9640 是一款具有低 8mΩ（TYP）导通电阻（R_{ON}）的内部 FET 的过压保护开关，可承受高达 28V DC 的电压，主要用于保护低压系统。当 $\overline{EN}$ 处于逻辑低电平状态时，输入电压（V_{IN}）超过 13.75V 时，内部 FET 迅速关断，以防止损坏受保护的下游组件，标志引脚 FLAG 将输出逻辑高状态。如果 $\overline{EN}$ 处于逻辑高电平状态，开关将关闭。如果 IN 引脚没有输入电压，则标志引脚 FLAG 输出逻辑高状态。

当 OVLO 引脚电压低于 0.2V 时，进入默认过压阈值模式，过压保护点固定为内部预设的 13.75V；当 OVLO 引脚电压高于 0.3V 时，进入外部可调模式，过压保护阈值可通过连接在该引脚的外部电阻分压网络在较宽范围内灵活设定，R1 与 R2 电阻通过公式 1 来计算。

$$V_{IN_OVLO} = V_{OVLO_TH} \times (1 + \frac{R1}{R2}) \quad (1)$$

注：V_{OVLO_TH} = 1.2V(TYP)

输入电容

为限制开关在上电瞬间涌入电流引起输入电源电压跌落，必须在芯片的 IN 与 GND 引脚之间就近放置一个 1μF 或更大容量的电容。该电容可为瞬时大电流提供局部能量缓冲，从而有效稳定输入电压，选用低等效串联电阻（ESR）的陶瓷电容并将其紧靠引脚布局，能获得最佳的去耦和抑制效果。

输出电容

在 OUT 和 GND 引脚之间应放置 1uF 或更大的电容器。

热关断

当芯片的结温超过典型值+155°C 时，其内部的场效应管（FET）将关闭；在结温降低典型值 20°C 后，设备会退出热关断状态并恢复正常工作。

极限参数

符号	参数			最小值	最大值	单位
V_{IN}	IN to GND的电压范围			-0.3	29	V
V_{OUT}	OUT to GND 的电压范围			-0.3	V_{IN}+0.3	V
V_{OVLO}	OVLO to GND 的电压范围			-0.3	7	V
$V_{/EN}$	$\overline{EN}$ to GND 的电压范围			-0.3	7	V
V_{FLAG}	FLAG to GND 的电压范围			-0.3	7	V
I_{SW1}	开关 IN-OUT 的最大持续电流				7	A
I_{SW2}	开关 IN-OUT 的最大峰值电流（10ms）				12	A
P_D	功耗在 T_A= +25°C				1.5	W
$R_{\theta JA}$	结至环境热阻				85	°C/W
T_{STG}	存储温度			-65	+150	°C
T_A	工作温度范围			-40	+85	°C
T_{SOLD}	铅焊接温度 (回流焊)				+260	°C
T_J	结温				+150	°C
V_{ESD}	静电放电能力	IEC 61000-4-2 System Level ESD	空气放电	-15	+15	kV
			接触放电	-8	+8	
		Human Body Mode ANSI/ESDA/JEDEC JS-001-2012	所有引脚	-2	+2	
		Charged Device Model, JESD22-C101	所有引脚	-1	+1	
V_{SURGE}	浪涌能力	VIN to GND IEC 61000-4-5 Surge Protection	IN	-100	+100	V

注： 超出绝对最大额定值的应力可能会对设备造成永久性损坏。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

电参数

除非特别说明，测试条件为 V_{IN}=2.5Vto 28V, T_A=-40°C to 85°C，典型值在 V_{IN}=5V，I_{VIN}≤2A，C_{IN}=1μF，T_A=25°C的条件下测试。

符号	参数	测试条件	最小值	典型值	最大值	单位
TVS 特性						
V_{BR}	反向击穿电压	I_T=10mA, T_A=25°C	29	31	35	V
I_{PP}	峰值脉冲电流(1)	t_P=8/20μs(+100V), T_A=25°C	28	32	35	A
V_C	钳位电压(1)	I_{PP}=32A, t_P=8/20μs, T_A=25°C	32	36	40	V
I_{PP_NEG}	反向峰值脉冲电流(1)	t_p=8/20μs(-100V surge) , T_A=25°C	-44	-48	-52	A
V_{C_NEG}	反向钳位电压(1)	I_{PP}=-48A, t_P=8/20μs, T_A=25°C	-1	-4	-6	V
V_F	正向电压	I_F=10mA, T_A=25°C	0.2	0.6	0.8	V
典型特性						
V_{IN}	输入电压		2.5		28	V
I_{IN}	V_{IN} 静态电流	V_{IN}=5V，$V_{/EN}$=0V, OUT 悬空	110	150	220	μA
I_{IN_OVLO}	OVLO 电源电流	V_{IN}=15V，$V_{/EN}$=0V, OUT 悬空	150	190	250	μA
R_{ON}	开关导通电阻	V_{IN}=5.0V，I_{OUT}=1A, T_A=25°C	4	8	15	mΩ
V_{OVLO}	V_{IN} 过压保护电压	V_{IN} 电压升高	13.5	13.75	14	V
V_{OVLO_HYS}	V_{IN} 过压保护迟滞		0.1	0.3	0.5	V
V_{OVLO_ADJ}	可调OVLO阈值范围		4		28	V
V_{OVLO_TH}	OVLO 设置阈值		1.17	1.2	1.23	V
V_{OVLO_ST}	外部 OVLO 设置阈值		0.2		0.3	V
V_{UVLO}	欠电压锁定阈值	V_{IN} 电压升高	1.7	2.0	2.4	V
		V_{IN} 电压下降	1.5	1.8	2.2	
I_{OVLO}	OVLO 输入漏电流	V_{OVLO}=V_{OVLO_TH}	-100		100	nA
V_{OL_FLAG}	FLAG 输出逻辑低电压	V_{PU}=1.8V, I_{SINK}=1mA	0	0.1	0.2	V
I_{FLAG_LEAK}	FLAG 输出高漏电流	V_{FLAG}=5V	-0.5		0.5	μA
V_{IH}	$\overline{EN}$ 输入逻辑高电压	V_{IN}=2.5V to 28V	1.4			V
V_{IL}	$\overline{EN}$ 输入逻辑低电压	V_{IN}=2.5V to 28V			0.3	V
I_{OUT}	输出放电电流	V_{IN}=5.0V，$\overline{EN}$=1.4V, V_{OUT}=1V	5	10	15	mA
T_{SHDN}	热关断阈值(1)		135	155	175	°C
T_{HYS}	热关断迟滞(1)		10	20	30	°C

电参数（续表）

除非特别说明，测试条件为 V_{IN}=2.5Vto 28V, T_A=-40°C to 85°C，典型值在 V_{IN}=5V，I_{VIN}≤2A，C_{IN}=1μF，T_A=25℃的条件下测试。

符号	参数	测试条件	最小值	典型值	最大值	单位
动态特性						
t_{DEB}	开关延迟时间	时间从 V_{UVLO}<V_{IN}< V_{OVLO} 至 V_{OUT}=10% of V_{IN}		20	32	ms
t_{SS}	软启动时间	时间从 V_{UVLO}<V_{IN}< V_{OVLO} 至 0.2×FLAG, V_{IO}=1.8V，上拉电阻 10kΩ		33	45	ms
t_{ON}	开关导通时间	R_L=100Ω, C_L=22uF, V_{OUT} 从 0.1×V_{IN} 至 0.9×V_{IN}		6	13	ms
t_{OFF_RES}	开关关断响应时间(1)	R_L=100Ω, No C_L, 从 V_{IN} > V_{OVLO} 至输出停止上升		80	150	ns

注 1: 参数由设计保证。

时序波形

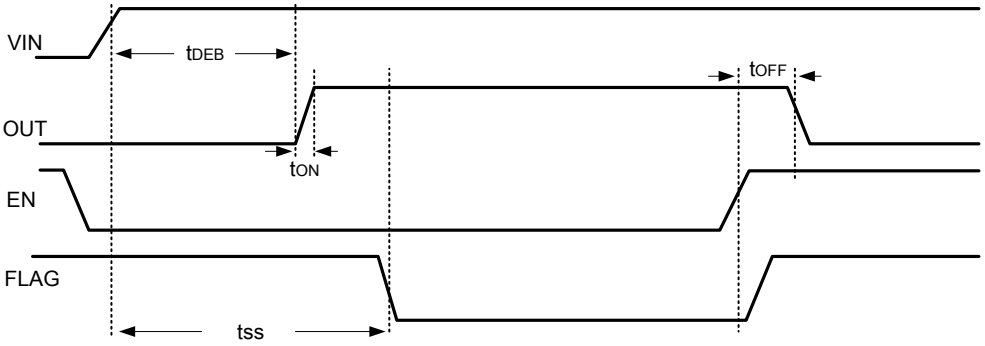


图 1. 上电和正常运行的时间

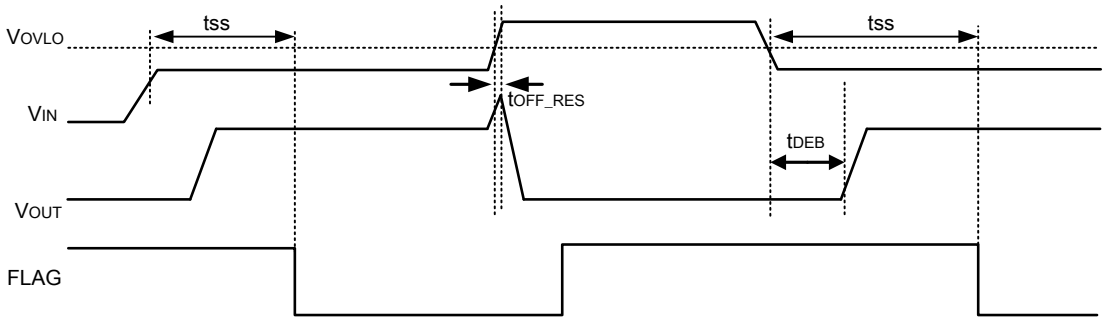


图 2. OVP 触发状态

时序波形（续表）

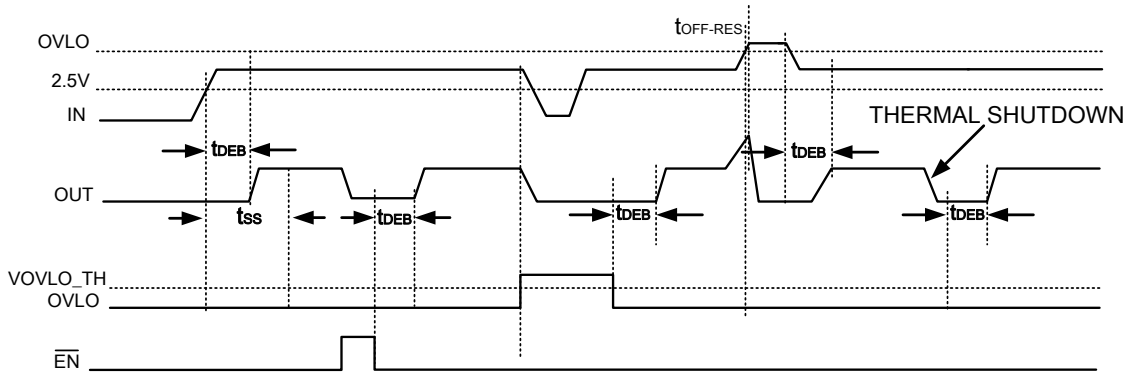
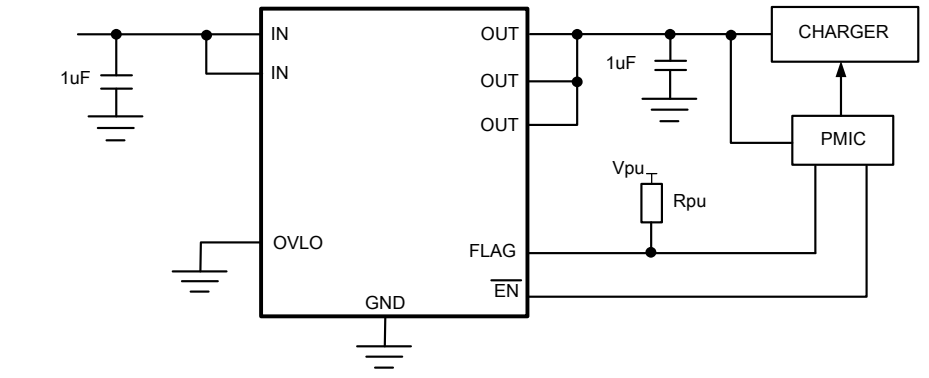
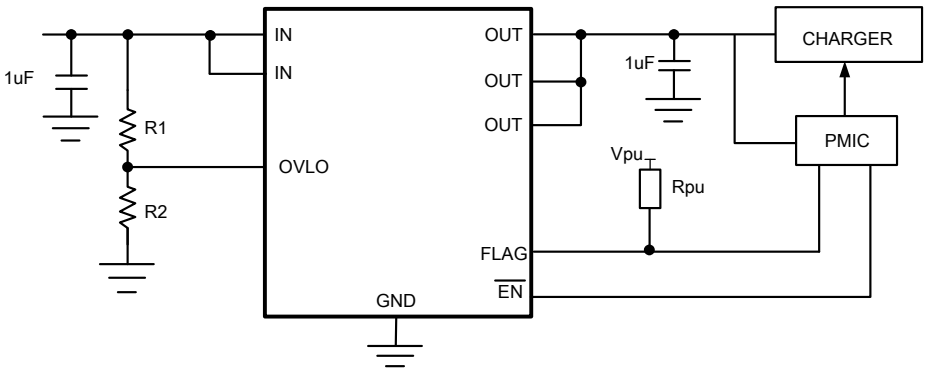


图 3. 时序波形

典型应用电路



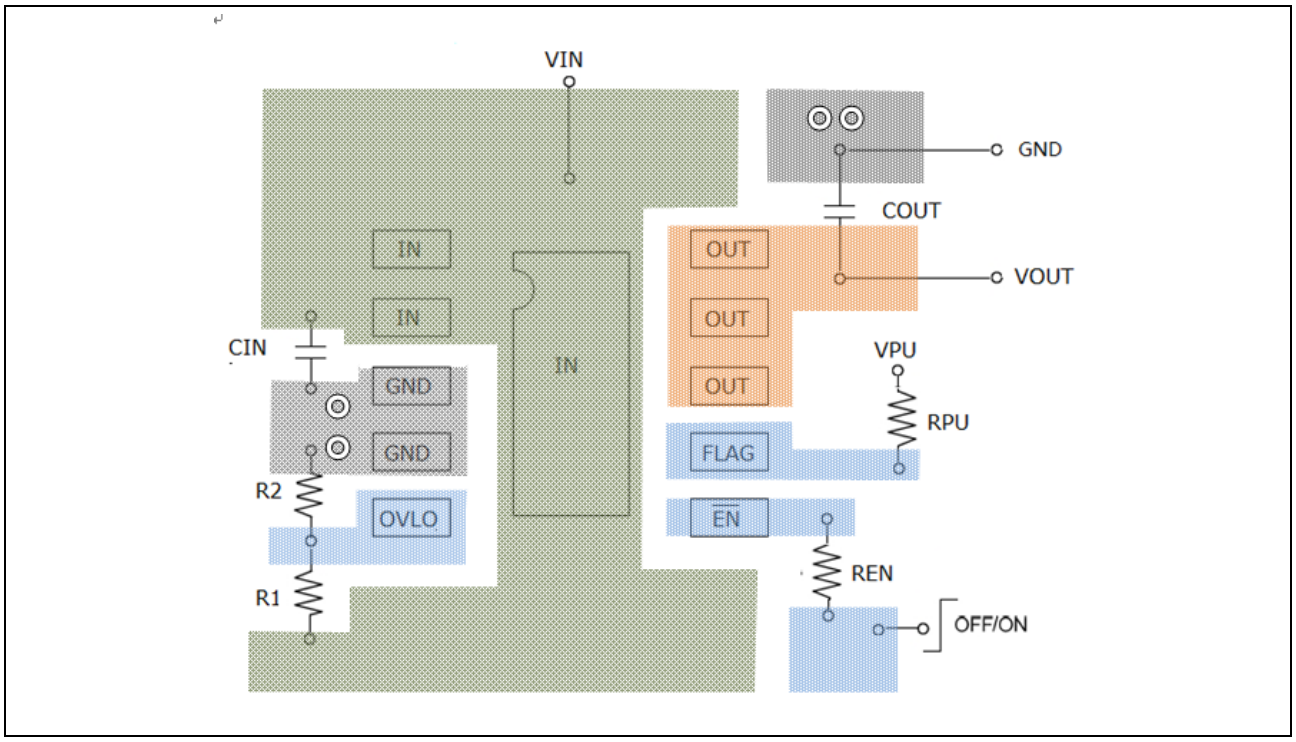


注*:

1. 此电路仅供参考。
2. R1 和 R2 仅适用于可调 OVLO ；其他情况下请将 OVLO 连接至 GND。
3. 推荐 30K ≤ R2 ≤ 51K

PCB 布局参考

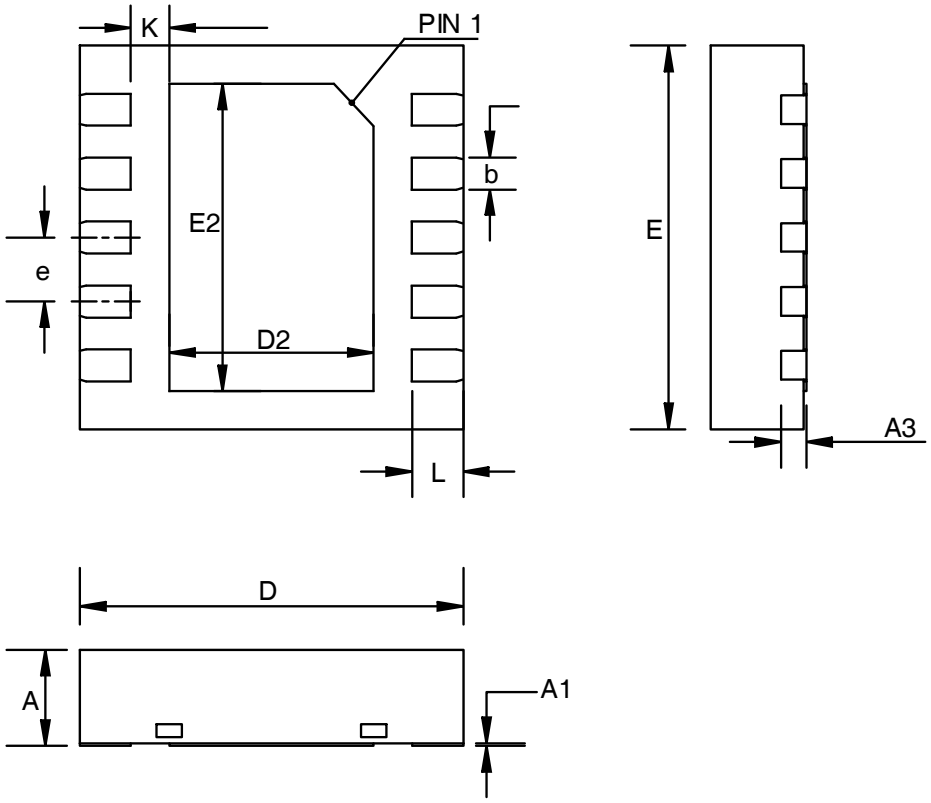
ET9640 可采用单层 PCB 布线。.PCB 上的 IN, OUT, $\overline{EN}$, FLAG, OVLO 与 GND 可按照下图所示方式进行连接。



注：根据推荐操作设置，去耦电容器应尽可能靠近 ET9640 器件安装。需确保从器件接地引脚到系统地平面形成短路路径，从而在静电放电（ESD）和浪涌瞬态条件下提供最佳保护。

封装尺寸图

DFN10

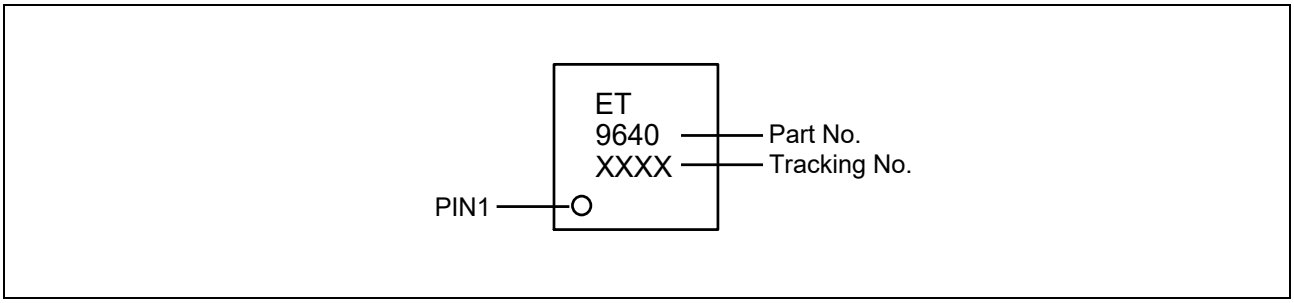


COMMON DIMENSIONS

(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.7	0.75	0.8
A1	0	0.02	0.05
A3		0.203 REF	
b	0.2	0.25	0.3
D	2.9	3.0	3.1
E	2.9	3.0	3.1
D2	1.6	1.7	1.8
E2	2.5	2.6	2.7
e		0.5 BSC	
K		0.25 REF	
L	0.3	0.4	0.5

打印标记



修订历史和检查表

Version	Date	Revision Item	Modifier	Function & Spec Checking	Package & Tape Checking
1.0	2026.01.15	Initial Version	Caojc	Wuhs	Liujy
1.1	2026.05.23	Update Timing Waveform	Caojc	Wuhs	Liujy